

Tema 6. Unidad Central de Proceso

<http://lorca.act.uji.es/ig09/>

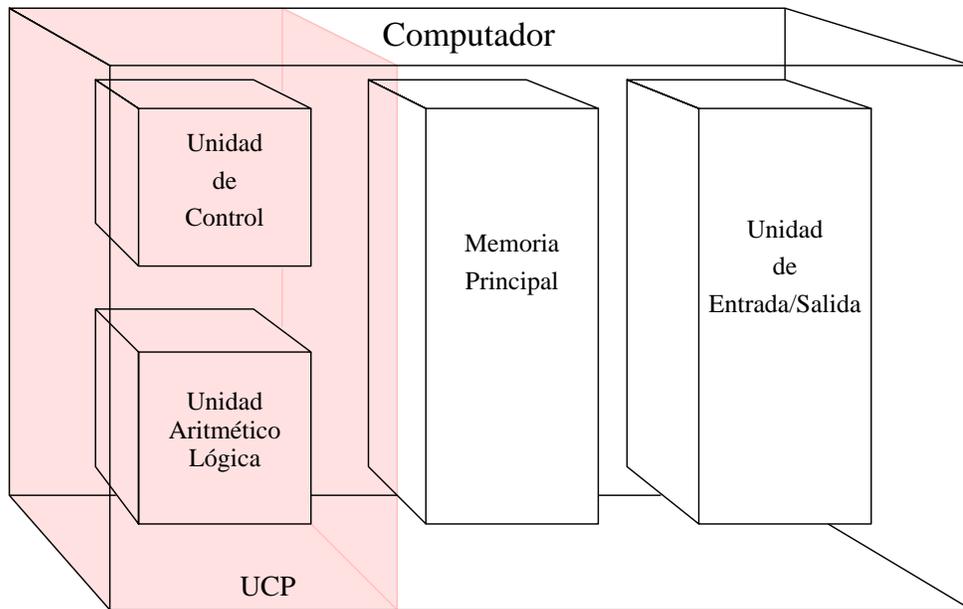
Sergio Barrachina

Rafael Mayo

Índice General

1	Arquitectura de Von Neumann (rec.)	3
1.1	Unidad Central de Proceso	4
2	Ciclo de trabajo de la UCP	5
3	Excepciones e interrupciones	6
4	Formato de instrucción	7
5	Modos de direccionamiento	8
6	Diseño de la UCP: RISC y CISC	12

1 Arquitectura de Von Neumann (rec.)



1.1 Unidad Central de Proceso

La UCP o procesador (*CPU* en inglés) está formado por:

- Unidad de Control.
- Unidad Aritmético Lógica (UAL o *ALU*) \Leftarrow Ruta de datos.
- Registros:
 - ⇨ De propósito general.
 - ⇨ Específicos:
 - ➡ PC - *program counter*
 - ➡ SR - *status register*
 - ➡ SP - *stack pointer*, ...

2 Ciclo de trabajo de la UCP

Está compuesto de las siguientes fases:

0. Obtención de la instrucción e incremento del PC.
1. Obtención de los operandos fuente.
2. Ejecución de la instrucción.
3. Almacenamiento del resultado (si lo hay).

3 Excepciones e interrupciones

Alteración del flujo normal de ejecución de las instrucciones.

Excepción

Evento inesperado que es generado en la misma UCP (p.e. cuando se produce un desbordamiento en una operación matemática).

```
 >>> for x in numeros:  
...     try:  
...         print 1.0 / x  
...     except ZeroDivisionError:  
...         print '*** sin inverso ***'
```

Interrupción

Evento que también causa un cambio inesperado en el flujo de control pero que proviene del exterior de la UCP (dispositivos de E/S).

4 Formato de instrucción

¿Qué información posee una instrucción máquina?

- La operación a realizar.
- Los operandos fuente o la dirección de los mismos.
- La dirección del operando destino, si lo hubiera.

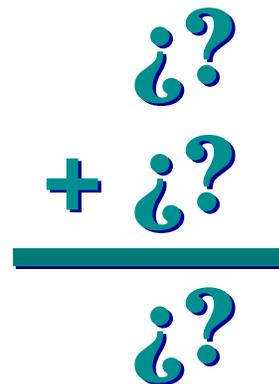
Instrucciones similares utilizan un mismo **formato de instrucción**.

El formato de instrucción indica:

- Qué bits de la instrucción se utilizan para codificar la instrucción.
- Qué bits se utilizan para codificar los operandos fuente (si los hay).
- Qué bits se utilizan para codificar el operando destino (si lo hay).

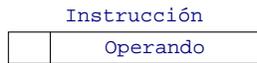
5 Modos de direccionamiento

- Inmediato
- Directo
- Indirecto
- Directo con registro
- Indirecto con registro
- con desplazamiento:
 - ⇨ relativo al *PC*
 - ⇨ indexado

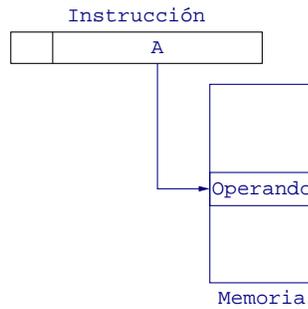


5 Modos de direccionamiento (II)

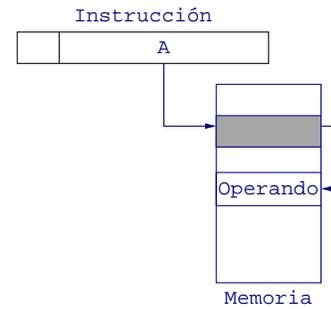
Inmediato



Directo

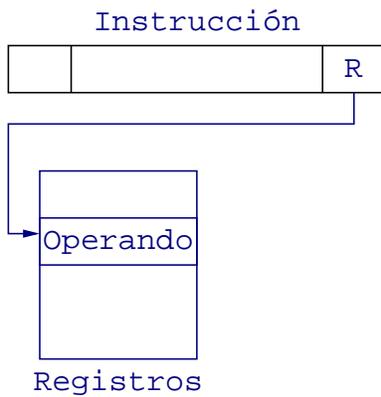


Indirecto

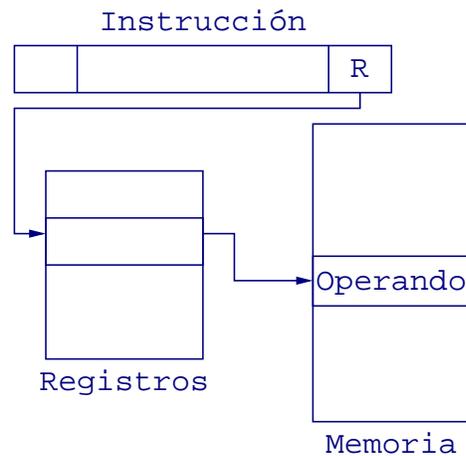


5 Modos de direccionamiento (III)

Directo con registro

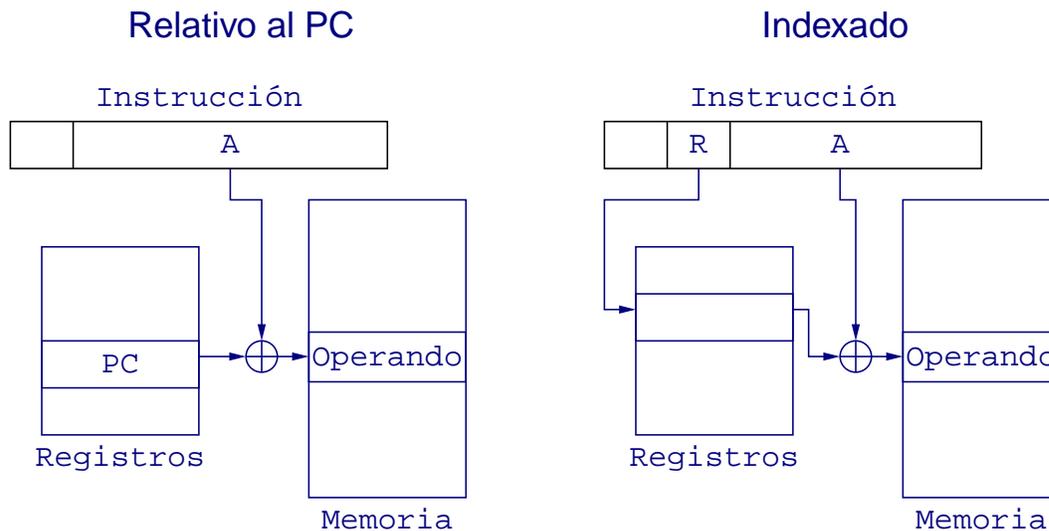


Indirecto con registro



5 Modos de direccionamiento (IV)

Con desplazamiento



6 Diseño de la UCP: RISC y CISC

RISC *Computador de Juego de Instrucciones Reducido*

- Pocas instrucciones y modos de direccionamiento sencillos.
- Instrucciones del mismo tamaño.
- Ejecución de una instrucción por ciclo (segmentación).
- Gran número de registros.
- Lógica cableada.

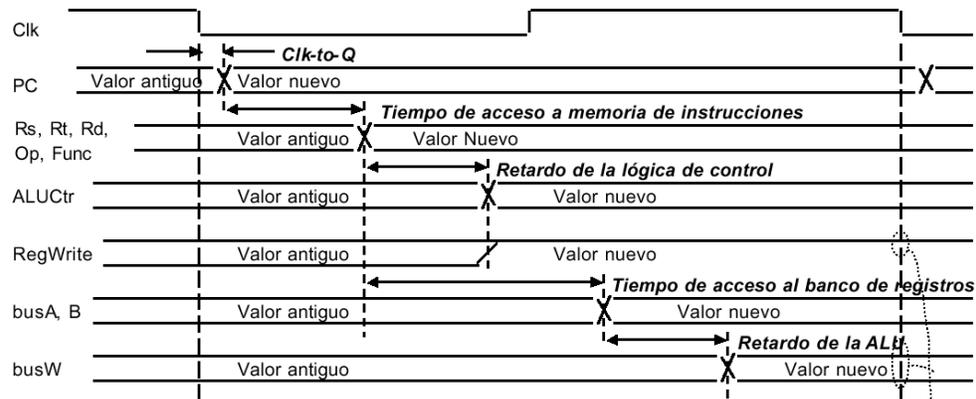
CISC *Computador de Juego de Instrucciones Complejo*

- Tantas instrucciones y modos de direccionamiento como se requieran.
- Instrucciones de distintos tamaños.
- Pocos registros.
- Lógica microprogramada.

6 Diseño de la UCP: RISC y CISC (II)

Para el diseño de una UCP se puede utilizar:

- ▶ Lógica cableada.
- ▶ Lógica microprogramada.



Cronograma de una operación aritmético-lógica