



DNI:	Apellidos:	Nombre:
-------------	-------------------	----------------

Cuadrícula de respuestas:

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
C	D	B	D	C	B	A	A	A	C	C	A	B	A	A	C	A	D	A	D

Bien	Mal	NC
20	0	0

Normas

1. La duración del examen será de 1 hora y media.
2. No está permitido:
 - a) Abandonar el aula sin entregar el examen.
 - b) Utilizar cualquier tipo de documentación.
 - c) Utilizar calculadora.
3. El examen se calificará teniendo en cuenta únicamente las respuestas anotadas en la cuadrícula de respuestas. Cada respuesta correcta sumará 0,5 puntos. Cada respuesta errónea restará 0,5/3 puntos. Las preguntas no contestadas no se tendrán en cuenta.



1. El contador de programa, en la ejecución de toda instrucción...
 - a) almacena la dirección de un operando fuente.
 - b) almacena la dirección de un operando destino.
 - c) se envía a la memoria como dirección para leer la instrucción.
 - d) se almacena en el registro de instrucciones.
2. El lenguaje máquina...
 - a) es el más utilizado por los programadores.
 - b) es el mismo para todos los procesadores.
 - c) es lo mismo que el lenguaje ensamblador, solo que más genérico.
 - d) es el único que entienden los procesadores.
3. Indica cuál de las siguientes afirmaciones sobre los buses es cierta:
 - a) Transmiten comúnmente señales analógicas y digitales.
 - b) Suelen estar formados por líneas de control, de datos y de direcciones.
 - c) Conectan únicamente el procesador con la memoria.
 - d) Pueden ser de lectura o escritura, pero no bidireccionales.
4. La arquitectura de un procesador define:
 - a) Los tipos de datos de los programas de alto nivel.
 - b) La velocidad y el consumo del procesador.
 - c) El número de dispositivos de entrada/salida.
 - d) El formato de las instrucciones en lenguaje máquina.
5. El modo de direccionamiento inmediato o literal:
 - a) Permite almacenar variables en la propia instrucción.
 - b) Se utiliza junto a un registro llamado base, e indica el desplazamiento.
 - c) Permite codificar constantes en la propia instrucción.
 - d) Requiere que el procesador acceda a memoria para obtener el dato.
6. El valor del registro `lr` al retornar de una subrutina...
 - a) será siempre el mismo que tenía tras la instrucción de salto a la subrutina.
 - b) será el mismo que tenía tras la instrucción de salto a la subrutina si se vuelve mediante `«mov pc, lr»`.
 - c) será el mismo que tenía tras la instrucción de salto a la subrutina si se vuelve mediante `«pop ..., pc»` y se ha llamado a otras subrutinas.



- d) no puede ser el mismo que tenía tras la instrucción de salto a la subrutina.
7. La palabra de 32 bits `0x1122 3344` se almacenaría en memoria como dos medias palabras, en una arquitectura *big endian* como:
- a) «`.half 0x1122, 0x3344`».
 - b) «`.half 0x2211, 0x4433`».
 - c) «`.half 0x3344, 0x1122`».
 - d) «`.half 0x4433, 0x2211`».
8. ¿Cuál de las siguientes afirmaciones acerca de los registros de la arquitectura Thumb de ARM es FALSA?
- a) Todos sus registros son de propósito general.
 - b) Los registros `r0` a `r7` se utilizan con más frecuencia en las instrucciones.
 - c) El registro `pc`, el contador de programa, es un registro de esta arquitectura.
 - d) Tiene 16 registros en su banco de registros.
9. La instrucción «`ldr r0, [r0, r0]`»...
- a) provocará un error de acceso no alineado si `r0` no es par.
 - b) provocará un error de acceso no alineado si `r0` no es múltiplo de 4.
 - c) no existe, un registro no puede aparecer tres veces en una instrucción como esta.
 - d) no provocará nunca un error de acceso no alineado.
10. ¿Cuál es la diferencia entre pseudoinstrucción e instrucción en el lenguaje ensamblador?
- a) Las instrucciones son propias de la arquitectura y las pseudoinstrucciones son propias de los lenguajes de alto nivel.
 - b) Una instrucción puede llevar uno o varios operandos, las pseudoinstrucciones no.
 - c) Las instrucciones se traducen directamente en una instrucción máquina, la pseudoinstrucción en una o varias.
 - d) Las pseudoinstrucciones son genéricas, mientras que las instrucciones son propias de cada arquitectura.
11. Los modos de direccionamiento de la instrucción «`add r0, r7, #3`» son:
- a) Directo a registro para el operando destino e indirecto con desplazamiento para el fuente.
 - b) Directo a registro para el operando fuente e indirecto con desplazamiento para el destino.
 - c) Directo a registro para el operando destino y un operando fuente, e inmediato para el otro operando fuente.



- d) Directo a registro para el operando destino e indirecto con registro de desplazamiento para el fuente.
12. Sabiendo que la instrucción «**ldr r3, [r7, #0]**» se codifica como 0x683B y que solo los 11 bits menos significativos se utilizan para campos de los modos de direccionamiento, indica la codificación de la instrucción «**ldr r5, [r2, #28]**» codifica como:
- a) 0x69D5.
 - b) 0x6F15.
 - c) 0x6B95.
 - d) 0x69EA.
13. Las directiva «**.space 8**»...
- a) reserva espacio para 8 palabras y lo llena con ceros.
 - b) reserva espacio para 8 bytes y lo llena con ceros.
 - c) reserva espacio para un byte con valor 8.
 - d) reserva espacio para una palabra con valor 8.
14. ¿Cuál será el valor del registro **r0** al terminar la ejecución del siguiente código?
- ```
1 .text
2 mov r0, #0xAA
3 mov r1, #0
4 sub r1, r1, #1
5 orr r0, r1
6 wfi
```
- a) 0xFFFF FFFF.
  - b) 0x0000 00AA.
  - c) 0xFFFF FFAA.
  - d) 0x0000 0000.
15. Una cámara esta conectada a un procesador por medio de un bus serie CSI (interfaz serie para cámaras). La productividad de este bus es de 64 Mbps ( $64 \cdot 10^6$  bits/s). Para iniciar una captura, el procesador debe enviar 8 bytes a la cámara y recibir otros 8 bytes desde la cámara. Tras estos primeros 8 bytes de vuelta, vendrá la captura de la imagen. ¿Cuál es la latencia asociada a esta comunicación?
- a) 2  $\mu$ s.
  - b) 4  $\mu$ s.
  - c) 64 Mbps.



- d) 32 Mbps.
16. Una arquitectura con mapa de entrada/salida independiente...
- a) no puede tener dispositivos mapeados en memoria.
  - b) utiliza las mismas instrucciones para acceder a memoria y entrada/salida.
  - c) debe incluir en su repertorio instrucciones específicas para la entrada/salida.
  - d) debe incluir modos de direccionamiento específicos para acceder a la entrada/salida.
17. Indica cuál de las siguientes afirmaciones sobre los bits de habilitación de interrupciones es FALSA:
- a) Son bits de estado.
  - b) Son bits de control.
  - c) Afectan a la generación de interrupciones en el procesador por parte de los dispositivos.
  - d) El procesador puede cambiar su valor.
18. Indica cuál de las siguientes afirmaciones sobre los registros de datos es cierta:
- a) Permiten al dispositivo notificar circunstancias acerca de su funcionamiento.
  - b) Permiten al procesador configurar los dispositivos.
  - c) Se utilizan para habilitar y deshabilitar las interrupciones.
  - d) Se utilizan para intercambiar información entre el procesador y los dispositivos.
19. Indica cuál de las siguientes afirmaciones sobre los dispositivos DMA es verdadera:
- a) Se gestionan como dispositivos de entrada/salida.
  - b) Permiten transferir bloques de datos de la memoria principal a la caché sin intervención del procesador.
  - c) Son más eficaces cuanto menor sea el tamaño de los datos a transferir.
  - d) Son una parte del procesador que ejecuta un conjunto de instrucciones de transferencia propio.
20. ¿Cuál de las siguientes afirmaciones acerca de los dispositivos de entrada/salida es cierta?
- a) Todos requieren un transductor para convertir las señales eléctricas a otras magnitudes.
  - b) Pueden ser de entrada o de salida, nunca ambas cosas.
  - c) Permiten almacenar datos de naturaleza no digital.
  - d) Todos requieren una parte electrónica digital para comunicarse con el resto del ordenador.