



DNI:	Apellidos:	Nombre:
------	------------	---------

--

Cuadrícula de respuestas:

1	2	3	4	5	6	7	8	9	10
A✓	C✓	A✓	C✓	B✓	B✓	C✓	B✓	B✓	A✓

Bien	Mal	NC

Normas

1. La duración del examen será de una hora y cuarto.
 2. No está permitido:
 - a) Abandonar el aula sin entregar el examen.
 - b) Utilizar cualquier tipo de documentación.
 - c) Utilizar calculadora.
 3. El examen se calificará teniendo en cuenta únicamente las respuestas anotadas en la cuadrícula de respuestas. Cada respuesta correcta sumará 1 punto.
-





1. Durante la ejecución de una instrucción de transformación de datos (como una suma aritmética) en un procesador ARM, el camino de datos utilizará la ALU para calcular el resultado, mientras que la unidad de control generará las señales que dirigirán dicho resultado al registro destino «Rd». ¿Cuál es la tarea crucial que debe realizar la unidad de control en la fase de decodificación del ciclo de instrucción para garantizar que el resultado de la ALU se almacene en el registro «Rd» correcto?
 - a) Decodificar el código de operación (opcode) y los modos de direccionamiento de la instrucción para determinar cuál de los 16 registros visibles (r0–r15) será el operando destino, información necesaria para secuenciar la subfase de escritura de resultados
 - b) Activar las líneas conductoras del bus de control que validan la escritura en el banco de registros durante la fase de ejecución.
 - c) Asegurar que el registro «Rd» se encuentre entre los registros de propósito general bajos (r0–r7), ya que solo estos pueden ser direccionados por las instrucciones aritméticas de 16 bits.
 - d) Generar la dirección de memoria de la siguiente instrucción a ejecutar y almacenarla en el registro de enlace (LR).
2. Dado el código mostrado en el apéndice A, supón que el índice del bucle («r3») es igual a 4 justo antes de que se ejecute la instrucción «**ldr** r5, [r0, r6]». ¿Qué ocurre inmediatamente después de ejecutar las instrucciones «**cmp** r5, #0» y «**bpl** siguiente»?
 - a) Se ejecuta la instrucción «**add** r4, r4, #1» porque la bandera Z (Zero) se activa, indicando que el elemento es positivo.
 - b) El programa salta a la etiqueta «finbuc» porque la instrucción «**bpl**» se convierte en verdadera.
 - c) El programa salta a la etiqueta «siguiente» porque la bandera N (Negative) se desactiva (N=0), haciendo que el salto condicional «**bpl**» se realice.
 - d) La bandera N (Negative) se activa (N=1), forzando al programa a incrementar el valor de «r4».
3. Basándose en el modelo de von Neumann, ¿cuál de las siguientes afirmaciones describe correctamente el rol fundamental y la estructura lógica de la memoria principal en un computador?
 - a) Es una colección ordenada de recursos de almacenamiento, direccionables generalmente por bytes, que almacena de forma indistinta tanto las instrucciones como los datos de los programas en ejecución, identificándose cada recurso mediante una dirección.
 - b) Es el dispositivo de almacenamiento secundario (como discos duros) que permite expandir el espacio lógico de almacenamiento mediante mecanismos de memoria virtual gestionados por el sistema operativo.
 - c) Es un conjunto de registros internos del procesador cuya función es almacenar una pequeña cantidad de información a la que se accede de forma más rápida que a la memoria secundaria.



- d) Se trata de una estructura de datos de tipo LIFO (*Last In First Out*) implementada en un segmento de direcciones de memoria que crece de direcciones altas a bajas, y se utiliza principalmente para la gestión de subrutinas y direcciones de retorno.
4. Sabiendo que la instrucción máquina de salto incondicional **0xE002** que se encuentra en la dirección de memoria **0x00180002** sigue el formato mostrado a continuación, ¿a qué dirección de memoria saltará el procesador cuando se ejecute dicha instrucción? (Ten en cuenta que el resultado que obtengas deberás pasarlo a hexadecimal.)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	1	0	0	SOffset11										

SOffset11 Dato inmediato con signo.

- a) **0x0018 0008**.
b) **0x0018 0010**.
c) **0x0018 000A**.
d) **0x0018 000C**.
5. Sabiendo que la instrucción máquina **0x1D5C** sigue el formato de instrucción mostrado a continuación, ¿a qué instrucción en ensamblador corresponde?

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	1	I	Op	Rn/Inm3			Rs			Rd		

I Inmediato: 1, inmediato; 0, registro.

Op Tipo de operación: 1, resta; 0, suma.

Rn/Inm3 Registro o dato inmediato.

Rs Registro fuente.

Rd Registro destino.

- a) «**add** r4, r3, r5».
b) «**add** r4, r3, #5».
c) «**add** r3, r4, #5».
d) «**add** r3, r4, r5».
6. Dado el código mostrado en el apéndice A, ¿cuál es el valor final, en decimal, almacenado en la dirección de memoria etiquetada como «ncount» después de la ejecución completa del programa?
- a) 2.
b) 3.
c) 0.



- d) 5.
7. ¿Qué modo de direccionamiento se utiliza para acceder al registro fuente de la instrucción «**ldr** r3, [PC, #20]» y cuál es la dirección efectiva de este operando?
- a) Directo a registro y el registro «r3».
 - b) Indirecto con registro de desplazamiento y la dirección de memoria dada por la suma $PC + 4 + 20$.
 - c) Relativo al PC y la dirección de memoria dada por la suma de $PC + 4 + 20$ alineada a 4.
 - d) Indirecto con registro y la dirección de memoria dada por el registro «r3».
8. ¿Qué modo de direccionamiento se utiliza para acceder al operando destino de la instrucción «**str** r2, [r5, #3]» y cuál es la validez del desplazamiento usado?
- a) Indirecto con desplazamiento; «#3» es un desplazamiento válido y el resultado se almacenará en la dirección dada por $r5 + 3$ (posible acceso no alineado, dependiendo del valor en r5).
 - b) Indirecto con desplazamiento; «#3» no es un desplazamiento válido, por lo que el ensamblador debería rechazar esta instrucción.
 - c) Indirecto con registro de desplazamiento; al codificar la instrucción, «#3» se redondearía automáticamente a 4.
 - d) Indirecto con registro de desplazamiento; al codificar la instrucción, «#3» se multiplicaría por 4 y se codificaría como 12.
9. Basándose en la descripción del procesador como el núcleo del ordenador, ¿cuál de las siguientes afirmaciones proporciona la definición correcta de sus funciones esenciales?
- a) El procesador es el elemento de almacenamiento interno compuesto por registros (r0 a r15) que pueden ser utilizados por el programador para guardar datos temporales, siendo su principal ventaja su alta velocidad en comparación con la memoria principal.
 - b) El procesador es capaz de interpretar órdenes, ejecutando las instrucciones codificadas en un programa, transformando los datos y generando las señales eléctricas necesarias para coordinar el funcionamiento de todo el sistema.
 - c) El procesador (o microprocesador) es el circuito integrado que incorpora no solo un procesador, sino también la memoria y los restantes componentes del ordenador, estando orientado a realizar tareas muy concretas y específicas.
 - d) El procesador es el conjunto de líneas conductoras externas que utiliza el ordenador para intercambiar información con la memoria y los dispositivos de entrada/salida, y que debe seguir un protocolo específico.
10. La unidad de control (UC) y el camino de datos (CD) son las dos partes conceptuales de un procesador. Si durante el ciclo de instrucción se ejecuta una operación aritmética simple (ej. «**add** r1, r2, r3»), ¿cuál de las siguientes afirmaciones describe mejor la dependencia crítica del CD con respecto a la UC para completar la fase de ejecución?



- a) La UC debe haber completado la *Fase 2 (Decodificación)* para identificar la operación (opcode) y los registros destino y fuente, para poder generar las señales de control necesarias para que el CD ejecute la operación correcta, dirija los datos a la ALU y escriba el resultado en el registro destino «Rd».
- b) La UC debe haber gestionado previamente la *Fase 1 (Lectura de la instrucción)* para que el CD pueda acceder al código máquina completo de la instrucción y extraer los operandos.
- c) El CD, a través de sus buses, es el encargado de leer los operandos fuente («r2» y «r3») en la subfase 4.1, sin dependencia de las señales de la UC.
- d) La UC se encargará únicamente de actualizar el contador de programa (PC) en la fase 3, mientras que el CD gestiona las transformaciones de datos de forma autónoma.



A. Código a analizar

```
1      .data
2 vector: .word 1, -2, 3, -4, 5, 6, -7
3 n:      .word 7
4 ncount: .space 4
5
6 .text
7 main:
8     ldr r0, =vector
9     ldr r1, =n
10    ldr r1, [r1]
11    ldr r2, =ncount
12    mov r3, #0
13    mov r4, #0
14
15 bucle:
16     cmp r3, r1
17     beq finbuc
18
19     lsl r6, r3, #2
20     ldr r5, [r0, r6]
21
22     cmp r5, #0
23     bpl siguiente
24
25     add r4, r4, #1
26
27 siguiente:
28     add r3, r3, #1
29     b bucle
30
31 finbuc:
32     str r4, [r2]
33     wfi
```