



DNI:	Apellidos:	Nombre:
------	------------	---------

**Cuadrícula de respuestas:**

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
C✓	C✓	B✓	B✓	C✓	B✓	C✓	C✓	B✓	C✓	C✓	C✓	A✓	B✓	B✓	B✓	A✓	A✓	B✓	C✓

Bien	Mal	NC

---

**Normas**

1. La duración del examen será de 1 hora y media.
  2. No está permitido:
    - a) Abandonar el aula sin entregar el examen.
    - b) Utilizar cualquier tipo de documentación.
    - c) Utilizar calculadora.
  3. El examen se calificará teniendo en cuenta únicamente las respuestas anotadas en la cuadrícula de respuestas. Cada respuesta correcta sumará 0,5 puntos. Cada respuesta errónea restará 0,5/3 puntos. Las preguntas no contestadas no se tendrán en cuenta.
-



1. El controlador de entrada/salida se define como:
  - a) El conjunto de componentes mecánicos y ópticos del periférico.
  - b) El software del sistema operativo (driver) que gestiona el dispositivo.
  - c) El conjunto de componentes digitales que proporciona al procesador una forma genérica de intercambiar información, ocultando detalles físicos.
  - d) El transductor que convierte energía no eléctrica en eléctrica.
2. Al acabar la ejecución del programa mostrado en el anexo A, ¿cuál es el valor resultante en **r0** expresado en hexadecimal?
  - a) 0x0000 0008
  - b) 0x0000 000B
  - c) 0x0000 000C
  - d) 0x0000 0006
3. Si una arquitectura utiliza un cauce de ejecución de 3 etapas (lectura, decodificación y ejecución), ¿qué valor tendrá el registro PC cuando la instrucción situada en la dirección 0x0018 0000 se encuentre en su subfase de ejecución?
  - a) 0x0018 0002
  - b) 0x0018 0004
  - c) 0x0018 0000
  - d) 0x0018 0006
4. Para retornar de una subrutina que ha preservado la dirección de retorno en la pila, ¿cuál es el código más eficiente?
  - a) «**pop {lr}**» seguido de «**mov pc, lr**».
  - b) «**pop {pc}**».
  - c) «**pop {r14}**».
  - d) «**pop {all}**».
5. La arquitectura ARM utiliza un sistema de E/S mapeado en memoria. ¿Cuál es la implicación directa para el programador de ensamblador?
  - a) Se deben usar instrucciones especiales como **IN** y **OUT**.
  - b) El procesador no puede realizar operaciones aritméticas con datos de E/S.
  - c) Se utilizan las mismas instrucciones de acceso a memoria (**LDR**, **STR**) para comunicarse con los periféricos.
  - d) La E/S tiene un mapa de direcciones independiente de 16 bits.

6. Un procesador solicita un bloque de 512 bytes. La latencia inicial ( $L$ ) es de 10 ms. El bloque se recibe en 4 ráfagas de 128 bytes cada una. Cada ráfaga tarda 1 ms en transferirse ( $T_B$ ) y existe un lapso de 2 ms ( $T_G$ ) entre el final de una ráfaga y el inicio de la siguiente. ¿Cuál es la productividad de la transacción completa?
  - a) 51.200 B/s.
  - b) 25.600 B/s.
  - c) 32.000 B/s.
  - d) 12.800 B/s.
7. El Reloj en Tiempo Real (RTC) se diferencia del temporizador del sistema (SysTick) principalmente en que:
  - a) El RTC es un contador descendente de 24 bits.
  - b) El *SysTick* mantiene la fecha en formato humano (BCD).
  - c) El RTC puede seguir funcionando mediante una batería cuando el equipo se apaga y gestiona el tiempo en formato de fecha y hora.
  - d) Solo el *SysTick* es capaz de generar interrupciones al sistema.
8. Si se define una variable «`cad`» con: «`cad: .asciz "Hola"`», ¿cuántos bytes ocupará exactamente esta variable en la memoria RAM y qué valor tendrá el último byte?
  - a) 4 bytes; el valor ASCII del carácter 'a'.
  - b) 8 bytes (alineado a palabra); el valor nulo (0).
  - c) 5 bytes; el valor nulo (0).
  - d) 4 bytes; el valor ASCII del carácter 'H'.
9. Un programa se define como un conjunto de órdenes y datos almacenados que un ordenador interpreta. Al comparar el lenguaje máquina con el lenguaje ensamblador, ¿cuál es la diferencia técnica fundamental en su almacenamiento en memoria?
  - a) El lenguaje máquina es independiente del hardware y el ensamblador es de alto nivel.
  - b) El lenguaje máquina son los bytes ejecutables por el procesador, mientras que el ensamblador es texto legible que requiere traducción.
  - c) El lenguaje máquina usa mnemónicos y el ensamblador usa bytes.
  - d) No hay diferencia; ambos se almacenan como cadenas ASCII en la memoria ROM.
10. Un sistema de monitorización de una central nuclear lee la salinidad del agua de refrigeración. Según las categorías cualitativas, este dispositivo se caracteriza por:
  - a) Comportamiento: Bidireccional; Interlocutor: Humano.

- b) Comportamiento: Salida; Interlocutor: Máquina.
- c) Comportamiento: Entrada; Interlocutor: Sistema o fenómeno natural.
- d) Comportamiento: Entrada; Interlocutor: Máquina.
11. En los microcontroladores como el SAM3X8E, ¿cómo se diferencia habitualmente el almacenamiento de instrucciones y datos siguiendo la arquitectura Harvard?
- a) Las instrucciones se guardan en el disco duro y los datos en la caché.
- b) Ambos se guardan en RAM dinámica, pero en bancos distintos.
- c) Las instrucciones se guardan en memoria Flash (no volátil) y los datos en SRAM (volátil).
- d) No se diferencian; los microcontroladores siempre siguen la arquitectura von Neumann pura.
12. La arquitectura de un procesador (ISA) define los aspectos necesarios para realizar programas correctos en ensamblador. ¿Cómo influye el número de registros definidos en la ISA en el formato de las instrucciones?
- a) El número de registros solo influye en la organización, no en el formato de instrucción.
- b) A mayor número de registros, menos bits se necesitan en la instrucción para referenciarlos.
- c) Un gran número de registros permite menos accesos a memoria, pero consume más bits en los campos de la instrucción.
- d) Las arquitecturas de 64 bits no permiten el uso de registros como operandos fuente.
13. Un procesador carga una media palabra (16 bits) desde la memoria. Si la memoria contiene los bytes **0x55** en la dirección **0x100** y **0x66** en la dirección **0x101**, ¿qué valor tendrá el registro (en sus 16 bits bajos) si el sistema es *Little Endian*?
- a) **0x6655**
- b) **0x0055**
- c) **0x5566**
- d) **0x6600**
14. En el direccionamiento *relativo al contador de programa (PC)*, el desplazamiento codificado en la instrucción suele ser múltiplo de 4. Si una instrucción «**ldr**» relativa al PC tiene un campo **Offset8** con el valor binario **00000101**, ¿cuál es el desplazamiento real en bytes?
- a) 10 bytes.
- b) 20 bytes.

- c) 5 bytes.  
d) 8 bytes.
15. La seudoinstrucción «**ldr r2, =0x10203040**» se utiliza para cargar una constante de 32 bits. Si el ensamblador determina que el valor no cabe en una instrucción «**mov**», ¿cuál es el mecanismo de implementación de dicha acción en código máquina?
- a) Se genera una instrucción «**ldr**» con direccionamiento inmediato de 32 bits.  
b) Se almacena la constante en memoria de programa y se genera una instrucción «**ldr**» relativa al PC.  
c) Se utilizan dos instrucciones «**push**» y «**pop**» consecutivas.  
d) Se sustituye la seudoinstrucción por un bucle «**add**» que suma 1 progresivamente.
16. ¿Cuál es la consecuencia directa de que el mundo exterior del ordenador no sea de naturaleza electrónica previsible?
- a) La necesidad de utilizar exclusivamente lenguajes de alto nivel para la E/S.  
b) La necesidad de contar con una parte analógica y transductores para adaptar magnitudes físicas a señales digitales.  
c) La obligatoriedad de que todos los periféricos tengan interlocutor humano.  
d) El uso de mapas de memoria aislados para evitar interferencias eléctricas.
17. La arquitectura ARM define la *palabra* (word) como un conjunto de 32 bits. Si un programador necesita cargar un valor de 16 bits con signo desde la memoria a un registro, ¿qué instrucción debe utilizar para asegurar que el valor negativo se represente correctamente en el registro de 32 bits?
- a) «**ldrsh**».  
b) «**ldrb**».  
c) «**ldrh**».  
d) «**sxtb**».
18. El registro de estado (*PSR*) contiene indicadores de condición. Si el procesador ejecuta una instrucción «**subs r0, r1, r2**» y el resultado es exactamente cero, ¿qué indicador se activará?
- a) Z (Cero).  
b) C (Acarreo).  
c) N (Negativo).  
d) V (Desbordamiento).

19. Si al inicio de la subrutina del programa mostrado en el anexo A, el registro de puntero de pila tiene el valor  $SP_{inicial}$ , ¿cuál es el valor del SP justo después de ejecutar la instrucción «**push {r4, lr}**»?
- a)  $SP_{inicial} + 4$ .
  - b)  $SP_{inicial} - 8$ .
  - c)  $SP_{inicial} + 8$ .
  - d)  $SP_{inicial} - 4$ .
20. Una misma arquitectura puede implementarse mediante distintas organizaciones. ¿Cuál de los siguientes elementos pertenece estrictamente al ámbito de la *organización* y no de la arquitectura?
- a) El conjunto de mnemónicos disponibles (juego de instrucciones).
  - b) El número de registros visibles por el programador.
  - c) La lógica de los circuitos secuenciadores.
  - d) Los tipos de datos (byte, palabra) soportados.

## A. Programa ARM Thumb M0

```

1      .data
2 a:    .word 4
3 b:    .word 2
4
5      .text
6
7      ldr r0, =a
8      ldr r0, [r0]
9      ldr r1, =b
10     ldr r1, [r1]
11     bl syd
12     wfi
13
14 syd:  push {r4, lr}
15     add r4, r0, r1
16     lsl r0, r4, #1
17     pop {r4, pc}

```